

MX1238 Pad-Pin Assignment (5mm chip)

SBPIX1 Pad-Pin type : (5 mm)

v.2 2008.7.30

Package:177PGA

(左上Padを1番とする)

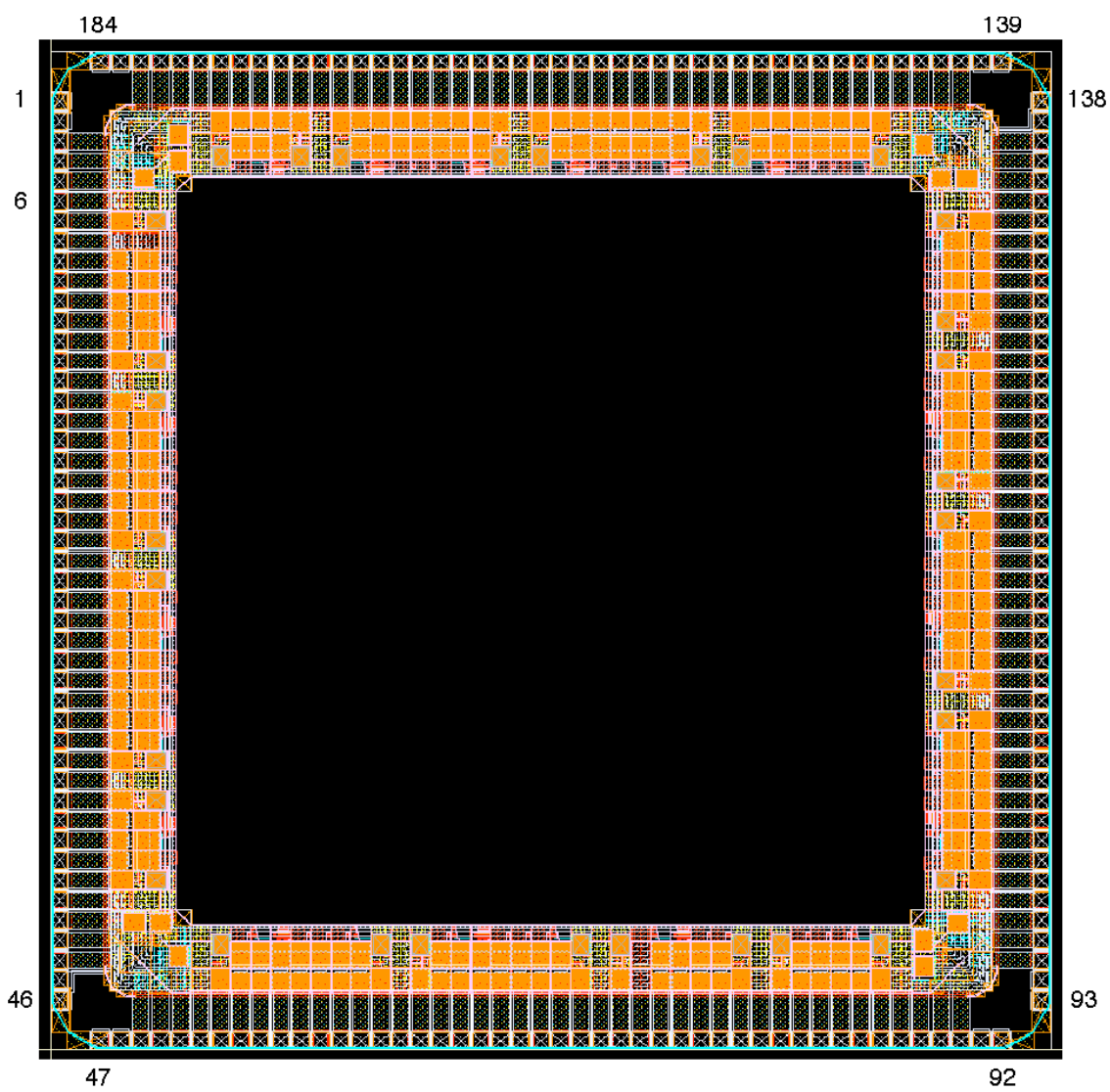
Location	PAD No.	W/B No.	OKI Pin No.	EIAJ Pin No.	I/O Buffer	Pin Name	Inside Name	Comment
LEFT	1	89	169	M4	pad90_4M_noM123	VDET	VDET	Detector Voltage
	2	-	-	-	pad90_4M_noM123	-	-	
	3	90	93	P2	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core
	4	91	44	P1	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O
	5	92	136	M3	S02_CORNER_VER2_L2	VSS	VSS	Ground
	6	93	170	L4	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	7	94	94	N2	S02_VSS_L2	VSS	VSS	Ground
	8	95	45	N1	S02_VSS_L2	VSS	VSS	Ground
	9	96	95	M2	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	10	97	137	L3	iod_L2	TIN	TIN	
	11	98	46	M1	iod_L2	VREF	VREF	
	12	99	171	K4	iod_L2	VTHL	VTHL	(VFB is wrong)
	13	100	96	L2	iod_L2	VFB	VFB	(VFINE is wrong)
	14	101	47	L1	iod_L2	VFINE	VFINE	(VTHL is wrong)
	15	102	138	K3	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	16	103	97	K2	S02_VSS_L2	VSS	VSS	Ground
	17	104	48	K1	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	18	105	172	J4	S02_IT4N_L2	CSR	ICSR	
	19	106	139	J3	S02_IT4N_L2	RA0	IRA0	
	20	107	98	J2	S02_IT4N_L2	RA1	IRA1	
	21	108	49	J1	S02_IT4N_L2	RA2	IRA2	
	22	109	50	H1	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	23	110	99	H2	S02_VSS_L2	VSS	VSS	Ground
	24	111	173	H4	S02_IT4N_L2	RA3	IRA3	
	25	112	140	H3	S02_IT4N_L2	RA4	IRA4	
	26	113	51	G1	S02_IT4N_L2	RA5	IRA5	
	27	114	100	G2	S02_IT4N_L2	RAEN	IRAEN	
	28	115	141	G3	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	29	116	52	F1	S02_VSS_L2	VSS	VSS	Ground
	30	117	174	G4	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	31	118	101	F2	iod_L2	IIN1	IIN1	
	32	119	142	F3	iod_L2	VL	VL	
	33	120	53	E1	iod_L2	VH	VH	
	34	121	102	E2	iod_L2	IIN2	IIN2	
	35	122	54	D1	iod_L2	VL2	VL2	
	36	123	175	F4	S02_VSS_L2	VSS	VSS	(08.7.30)
	36	123	175	F4	S02_IT4N_L2	REN_x	IREN_x	
	37	124	143	E3	S02_IT4N_L2	WR	IWR	
	38	125	103	D2	S02_VDD18_L2	VDD18	VDD18	(08.7.30)
	38	125	103	D2	S02_VSS_L2	VSS	VSS	Ground
	39	126	55	C1	S02_VSS_L2	VSS	VSS	(08.7.30)
	39	126	55	C1	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	40	127	104	C2	S02_VSS_L2	VSS	VSS	Ground
	41	128	176	E4	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	42	129	144	D3	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core
	43	-	-	-	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O
44	130	56	B1	S02_CORNER_VER2_L2	VSS	VSS	Ground	
45	131	1	A1	pad90_4M_noM123	VBIAS	VBIAS		
46	132	105	C3	pad90_4M_noM123	VGUARDIO	VGUARDIO		

Location	PAD No.	W/B No.	OKI Pin No.	EIAJ Pin No.	I/O Buffer	Signal Name	Inside Name	Comment	
Bottom	47	133	145	D4	pad90_4M_noM123	VDET	VDET	Detector Voltage	
	48	-	-	-	pad90_4M_noM123	-	-		
	49	134	57	B2	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core	
	50	135	2	A2	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O	
	51	136	106	C4	S02_CORNER_VER2_L2	VSS	VSS	Ground	
	52	137	146	D5	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core	
	53	138	58	B3	S02_VSS_L2	VSS	VSS	Ground	
	54	139	3	A3	S02_VSS_L2	VSS	VSS	Ground	
	55	140	59	B4	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core	
	56	141	107	C5	S02_IT4N_L2	CA0	ICA0		
	57	142	4	A4	S02_IT4N_L2	CA1	ICA1		
	58	143	147	D6	S02_IT4N_L2	CA2	ICA2		
	59	144	60	B5	S02_IT4N_L2	CA3	ICA3		
	60	145	5	A5	S02_IT4N_L2	CA4	ICA4		
	61	146	108	C6	S02_IT4N_L2	CA5	ICA5		
	62	147	61	B6	S02_IT4N_L2	CAEN	ICAEN		
	63	148	6	A6	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O	
	64	149	148	D7	S02_VSS_L2	VSS	VSS	Ground	
	65	150	109	C7	S02_OT4A_L2	DD0	IDD0	OE=VDD18	
	66	151	62	B7	S02_OT4A_L2	DD1	IDD1	OE=VDD18	
	67	152	7	A7	S02_OT4A_L2	DD2	IDD2	OE=VDD18	
	68	153	8	A8	S02_OT4A_L2	DD3	IDD3	OE=VDD18	
	69	154	63	B8	S02_OT4A_L2	DD4	IDD4	OE=VDD18	
	70	155	149	D8	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O	
	71	156	110	C8	S02_VSS_L2	VSS	VSS	Ground	
	72	157	9	A9	S02_OT4A_L2	DD5	IDD5	OE=VDD18	
	73	158	64	B9	S02_OT4A_L2	DD6	IDD6	OE=VDD18	
	74	159	111	C9	S02_OT4A_L2	DD7	IDD7	OE=VDD18	
	75	160	10	A10	S02_OT4A_L2	DD8	IDD8	OE=VDD18	
	76	161	150	D9	S02_OT4A_L2	DD9	IDD9	OE=VDD18	
	77	162	65	B10	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core	
	78	163	112	C10	S02_VSS_L2	VSS	VSS	Ground	
	79	164	11	A11	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O	
	80	165	66	B11	S02_OT4A_L2	DD10	IDD10	OE=VDD18	
	81	166	12	A12	S02_OT4A_L2	DD11	IDD11	OE=VDD18	
	82	167	151	D10	S02_OT4A_L2	DD12	IDD12	OE=VDD18	
	83	168	113	C11	S02_OT4A_L2	DD13	IDD13	OE=VDD18	
	84	169	67	B12	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core	
	85	170	13	A13	S02_VSS_L2	VSS	VSS	Ground	
	86	171	68	B13	S02_VSS_L2	VSS	VSS	Ground	
	87	172	152	D11	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core	
	88	173	114	C12	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core	
	89	174	14	A14	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O	
	90	175	15	A15	S02_CORNER_VER2_L2	VSS	VSS	Ground	
	91	-	-	-	-	pad90_4M_noM123			
	92	-	-	-	-	pad90_4M_noM123			
		-	176	115	C13	Chip Back Side	VBACK		Back Side Voltage

Location	PAD No.	W/B No.	OKI Pin No.	EIAJ Pin No.	I/O Buffer	Signal Name	Inside Name	Comment
Right	93	1	153	D12	pad90_4M_noM123	VDET	VDET	Detector Voltage
	94	-	-	-	pad90_4M_noM123	-	-	
	95	2	69	B14	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core
	96	3	16	B15	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O
	97	4	116	D13	S02_CORNER_VER2_L2	VSS	VSS	Ground
	98	5	154	E12	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	99	6	70	C14	S02_VSS_L2	VSS	VSS	Ground
	100	7	17	C15	S02_VSS_L2	VSS	VSS	Ground
	101	8	71	D14	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	102	9	117	E13	S02_OT4A_L2	DD14	IDD14	
	103	10	18	D15	S02_OT4A_L2	DD15	IDD15	
	104	11	155	F12	S02_IT4N_L2	TRIG	ITRIG	
	105	12	72	E14	S02_IT4N_L2	CLK	ICLK	
	106	13	19	E15	S02_VDD33_L2	VDD33	VDD33	Ground
	107	14	118	F13	S02_VSS_L2	VSS	VSS	
	108	15	73	F14	S02_IT4N_L2	DI0	IDI0	
	109	16	20	F15	S02_IT4N_L2	DI1	IDI1	
	110	17	156	G12	S02_IT4N_L2	DI2	IDI2	
	111	18	119	G13	S02_IT4N_L2	DI3	IDI3	
	112	19	74	G14	S02_IT4N_L2	DI4	IDI4	
	113	20	21	G15	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	114	21	22	H15	S02_VSS_L2	VSS	VSS	Ground
	115	22	75	H14	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	116	23	157	H12	S02_OT4A_L2	DO0	IDO0	OE=VDD18
	117	24	120	H13	S02_OT4A_L2	DO1	IDO1	OE=VDD18
	118	25	23	J15	S02_OT4A_L2	DO2	IDO2	OE=VDD18
	119	26	76	J14	S02_OT4A_L2	DO3	IDO3	OE=VDD18
	120	27	121	J13	S02_OT4A_L2	DO4	IDO4	OE=VDD18
	121	28	24	K15	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	122	29	158	J12	S02_VSS_L2	VSS	VSS	Ground
	123	30	77	K14	S02_OT4A_L2	YT11	IYT11	OE=ITOEN
	124	31	122	K13	S02_OT4A_L2	YT10	IYT10	OE=ITOEN
	125	32	25	L15	S02_OT4A_L2	YT9	IYT9	OE=ITOEN
	126	33	78	L14	S02_OT4A_L2	YT8	IYT8	OE=ITOEN
	127	34	26	M15	S02_OT4A_L2	YT7	IYT7	OE=ITOEN
	128	35	159	K12	S02_OT4A_L2	YT6	IYT6	OE=ITOEN
	129	36	123	L13	S02_IT4N_L2	RST	IRST	
	130	37	79	M14	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
131	38	27	N15	S02_VSS_L2	VSS	VSS	Ground	
132	39	80	N14	S02_VSS_L2	VSS	VSS	Ground	
133	40	160	L12	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core	
134	41	124	M13	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core	
135	-	-	-	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O	
136	42	28	P15	S02_CORNER_VER2_L2	VSS	VSS	Ground	
137	43	29	R15	pad90_4M_noM123	VGUARDIO	VGUARDIO	Guard IO	
138	44	125	N13	pad90_4M_noM123	VBIAS	VBIAS	Bias Ring	

Location	PAD No.	W/B No.	OKI Pin No.	EIAJ Pin No.	I/O Buffer	Signal Name	Inside Name	Comment
----------	---------	---------	-------------	--------------	------------	-------------	-------------	---------

	139	45	161	M12	pad90_4M_noM123	VDET	VDET	Detector Voltage
	140	-	-	-	pad90_4M_noM123	-	-	
	141	46	81	P14	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core
	142	47	30	R14	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O
	143	48	126	N12	S02_CORNER_VER2_L2	VSS	VSS	Ground
	144	49	162	M11	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	145	50	82	P13	S02_VSS_L2	VSS	VSS	Ground
	146	51	31	R13	S02_VSS_L2	VSS	VSS	Ground
	147	52	83	P12	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	148	53	127	N11	S02_OT4A_L2	YT5	IYT5	OE=ITOEN
	149	54	32	R12	S02_OT4A_L2	YT4	IYT4	OE=ITOEN
	150	55	163	M10	S02_VSS_L2	VSS	VSS	Ground
	151	56	84	P11	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	152	57	33	R11	S02_OT4A_L2	YT3	IYT3	OE=ITOEN
	153	58	128	N10	S02_OT4A_L2	YT2	IYT2	OE=ITOEN
	154	59	85	P10	S02_OT4A_L2	YT1	IYT1	OE=ITOEN
	155	60	34	R10	S02_OT4A_L2	YT0	IYT0	OE=ITOEN
	156	61	164	M9	S02_VSS_L2	VSS	VSS	Ground
	157	62	129	N9	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	158	63	86	P9	S02_IT4N_L2	TOEN	ITOEN	OE for XT&YT
	159	64	35	R9	S02_OT4A_L2	XT11	IXT11	OE=ITOEN
	160	65	36	R8	S02_OT4A_L2	XT10	IXT10	OE=ITOEN
	161	66	87	P8	S02_OT4A_L2	XT9	IXT9	OE=ITOEN
	162	67	165	M8	S02_OT4A_L2	XT8	IXT8	OE=ITOEN
Top	163	68	130	N8	S02_OT4A_L2	XT7	IXT7	OE=ITOEN
	164	69	37	R7	S02_VSS_L2	VSS	VSS	Ground
	165	70	88	P7	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	166	71	131	N7	S02_OT4A_L2	XT6	IXT6	OE=ITOEN
	167	72	38	R6	S02_OT4A_L2	XT5	IXT5	OE=ITOEN
	168	73	166	M7	S02_OT4A_L2	XT4	IXT4	OE=ITOEN
	169	74	89	P6	S02_OT4A_L2	XT3	IXT3	OE=ITOEN
	170	75	132	N6	S02_OT4A_L2	XT2	IXT2	OE=ITOEN
	171	76	39	R5	S02_VDD33_L2	VDD33	VDD33	3.3V VDD I/O
	172	77	90	P5	S02_VSS_L2	VSS	VSS	Ground
	173	78	40	R4	S02_OT4A_L2	XT1	IXT1	OE=ITOEN
	174	79	167	M6	S02_OT4A_L2	XT0	IXT0	OE=ITOEN
	175	80	133	N5	S02_OT4A_L2	XTALL	IXTALL	OE=VDD
	176	81	91	P4	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	177	82	41	R3	S02_VSS_L2	VSS	VSS	Ground
	178	83	92	P3	S02_VSS_L2	VSS	VSS	Ground
	179	84	168	M5	S02_VDD18_L2	VDD18	VDD18	1.8V VDD core
	180	85	134	N4	S02_CORNER_VER2_L2	VDD18	VDD18	1.8V VDD core
	181	86	42	R2	S02_CORNER_VER2_L2	VDD33	VDD33	3.3V VDD I/O
	182	87	43	R1	S02_CORNER_VER2_L2	VSS	VSS	Ground
	183	-	-	-	pad90_4M_noM123			
	184	-	-	-	pad90_4M_noM123			
	-	88	135	N3	Chip Back Side	VBACK		Back Side Voltage



MX1238 5mm chip Pad No. Assignment, 2008.3.28, Y.Arai(KEK)

W/B No.

