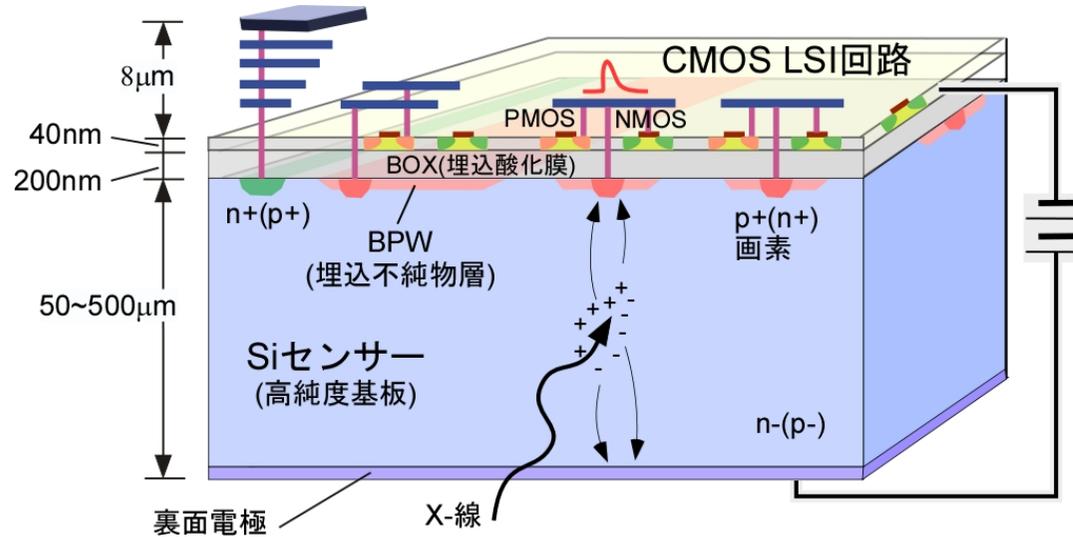




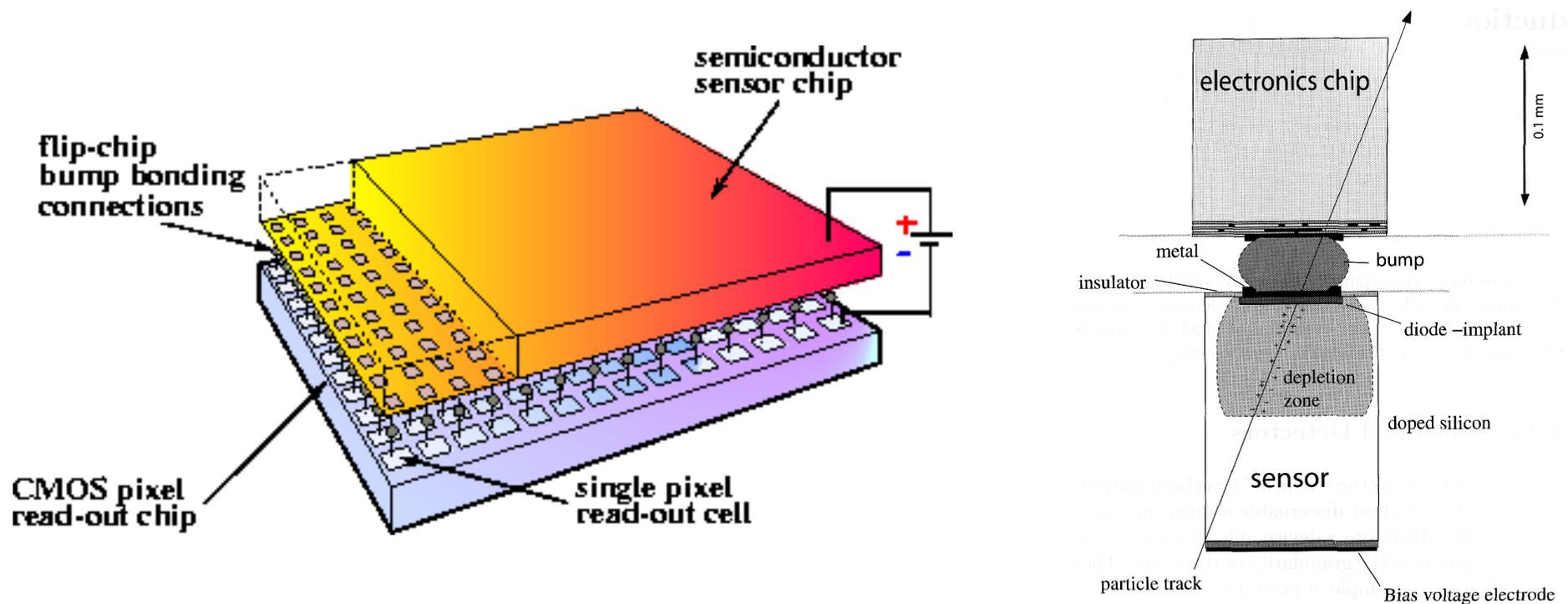
## はじめに

~SOI量子イメージセンサ・コンソーシアム設立経緯~



2019.6.7 SOIコンソーシアム設立記念研究会  
@東京理科大学 森戸記念館  
高エネルギー加速器研究機構  
新井康夫 (yasuo.aria@kek.jp)

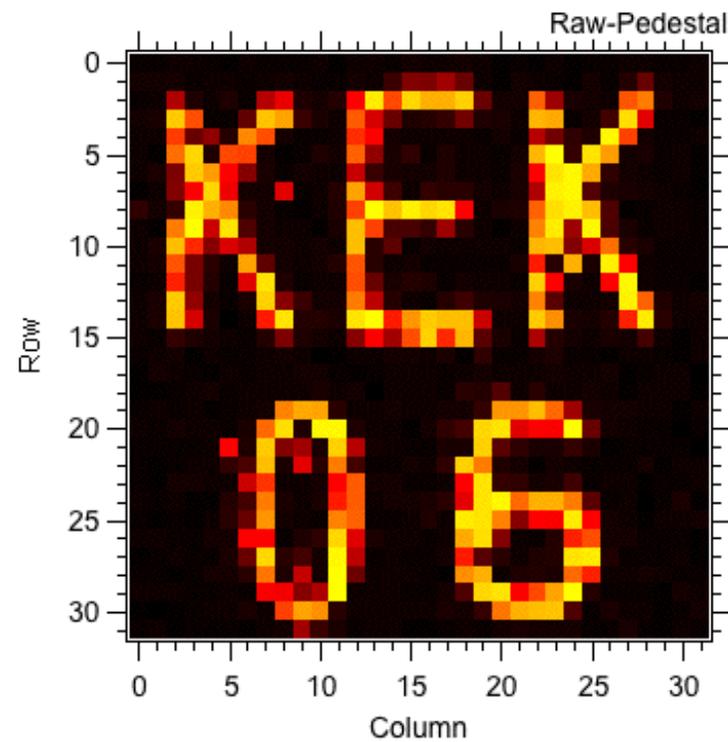
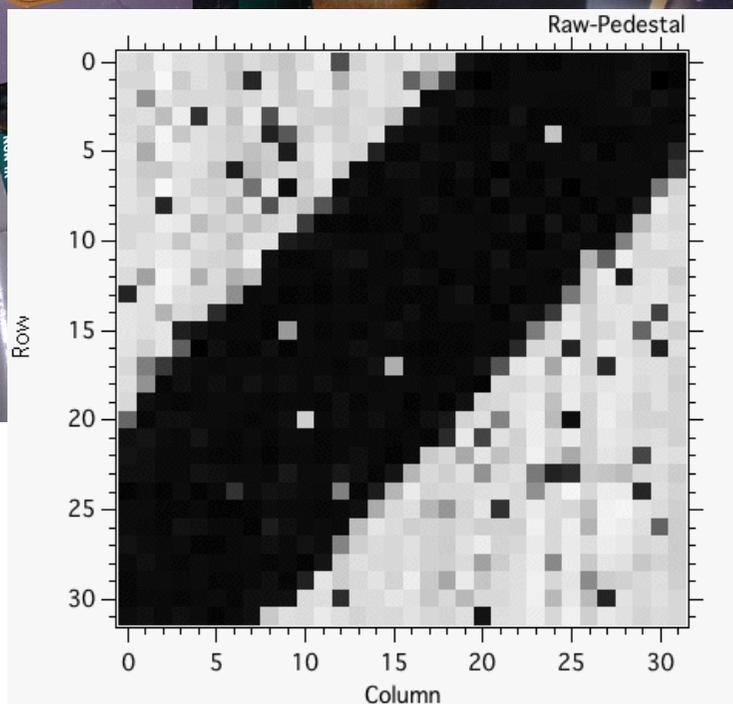
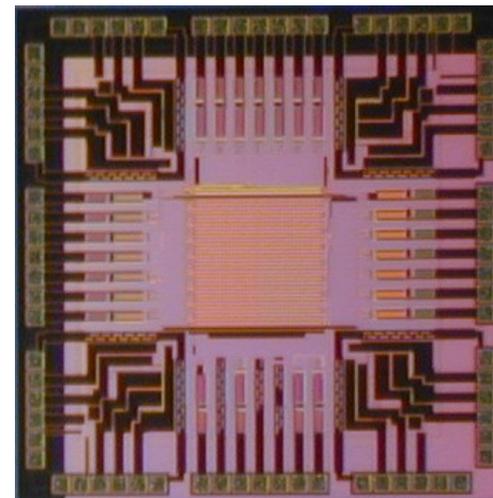
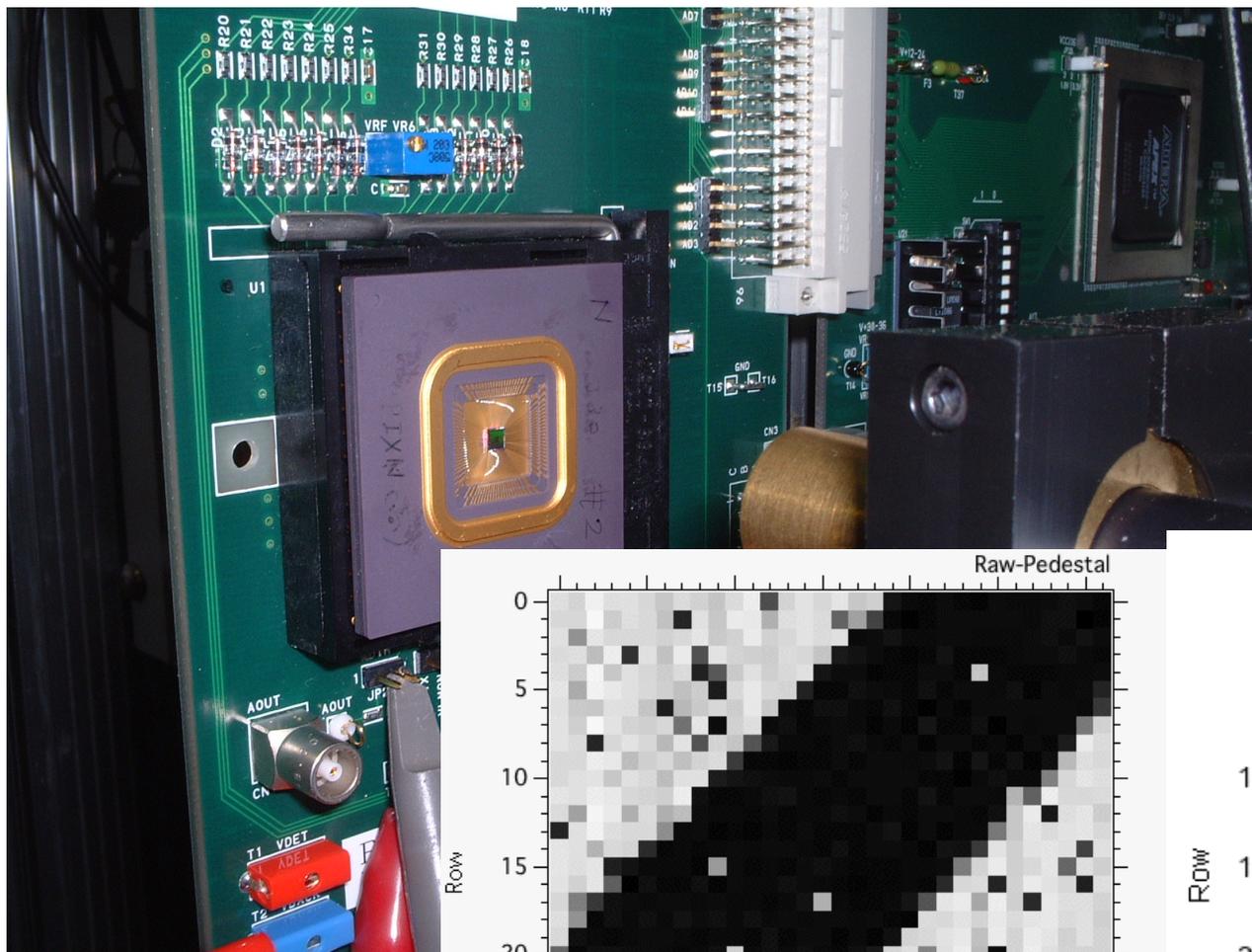
# 高エネルギー加速器実験のPixel検出器(Hybrid Pixel)



- 厚い空乏層 → 高電圧 → 一体化困難
- センサとエレクトロニクスをバンプにより接合。
- 位置分解能に限界。高価格。
- 余分な物質が大量にある。
- 寄生容量によるスピードの低下。



# 2006.5 東大VDEC-OKI 0.15 $\mu$ m SOI processによる最初の試作

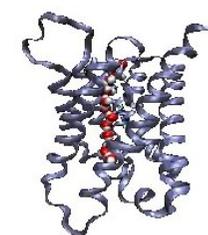
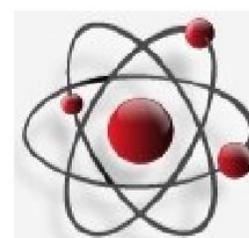
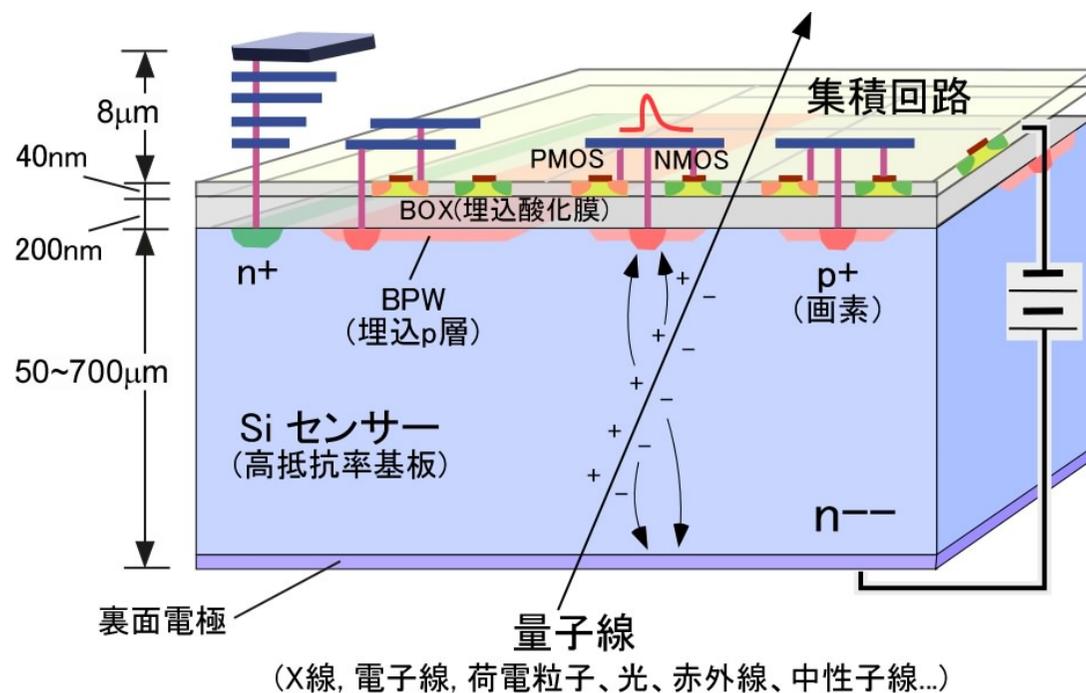


# 科研費新学術領域研究(平成25~29年度) 「3次元半導体検出器で切り拓く新たな量子イメージングの展開」

## Silicon-On-Insulator (SOI) 量子イメージング検出器

### 研究領域目的:

- 半導体センサの優れた検出能力と、集積回路の高機能を併せ持つ、3次元構造量子イメージング検出器の創出。
- 研究者と技術者が一体となって、新しいサイエンスを切り拓く。



<http://soipix.jp>

様々な分野の研究者を融合!

# SOIPIX 相乗りプロセス (MPW: Multi-Project Wafer)

高価な半導体プロセスを共同で行う  
事で、安価で参入しやすく。

KEK 理研 静岡大学 京都大学 筑波大学 大阪大学 東北大学  
宇宙科学研 産総研 天文台 金沢工業大学 他、多数

Lawrence Berkeley Nat'l Lab.  
Fermi Nat'l Accl. Lab.

IHEP/IMECAS/SARI China

AGH & IFJ, Krakow

Louvain Univ.

U. Heidelberg

0.2  $\mu\text{m}$  SOI-CMOS  
Pixel Process

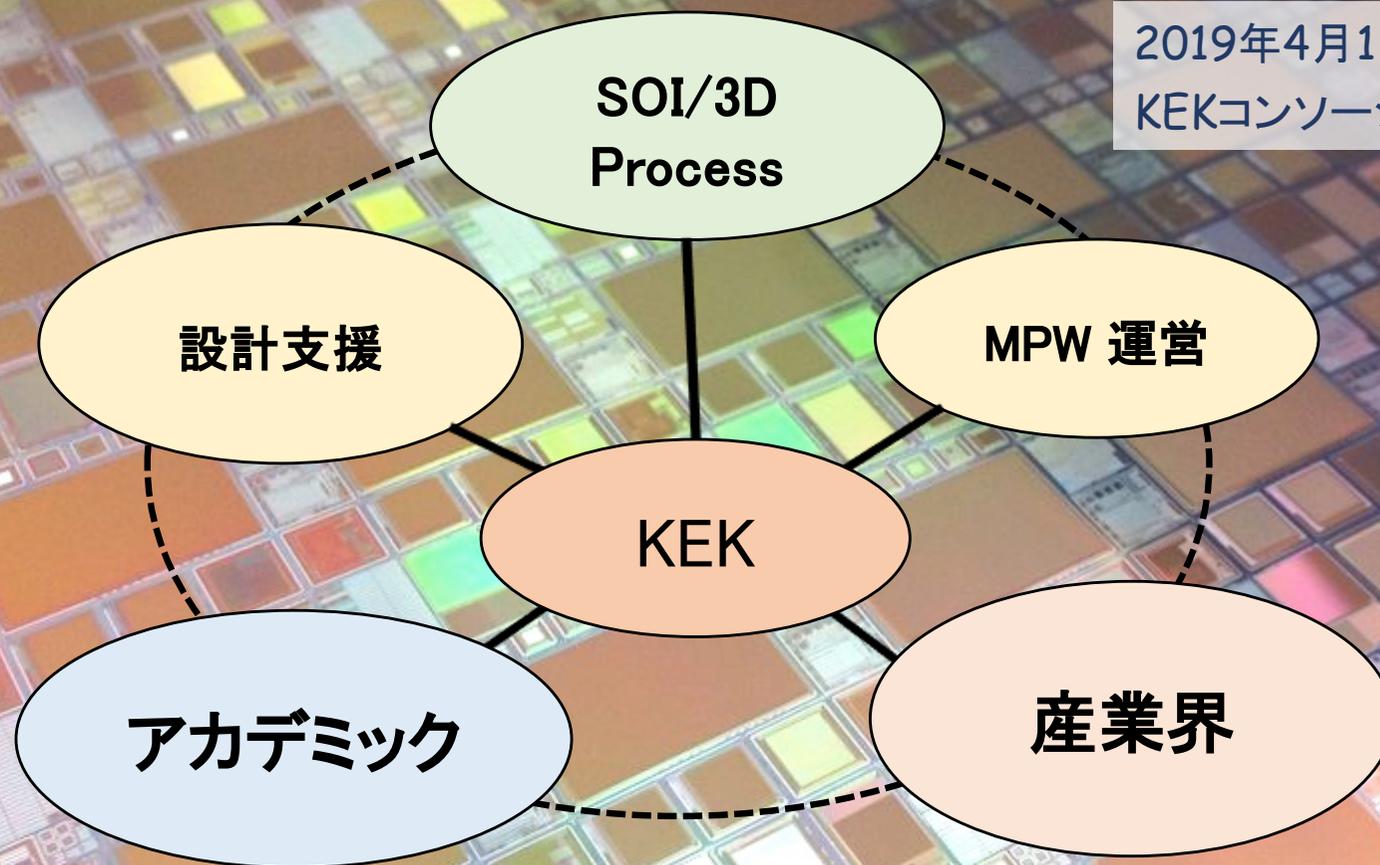
Mask Size 24.6 x 30.8 mm

継続には産業界も含めたユーザー  
へ拡充する必要あり。

# SOI量子イメージセンサーコンソーシアム

2019年4月1日

KEKコンソーシアムとして承認



- 研究会、講習会、技術交流を通してSOIセンサーの発展に寄与。
- Multi Project Wafer (MPW) ランにより、安価な試作機会を提供。
- <http://rd.kek.jp/project/soi/conso/>

すでに大勢の仲間がいます。  
一緒に日本のセンサー技術を向上させましょう！



アカデミック会員：無料

法人会員：コンソ維持のため10万円/年、ご協力お願いします。