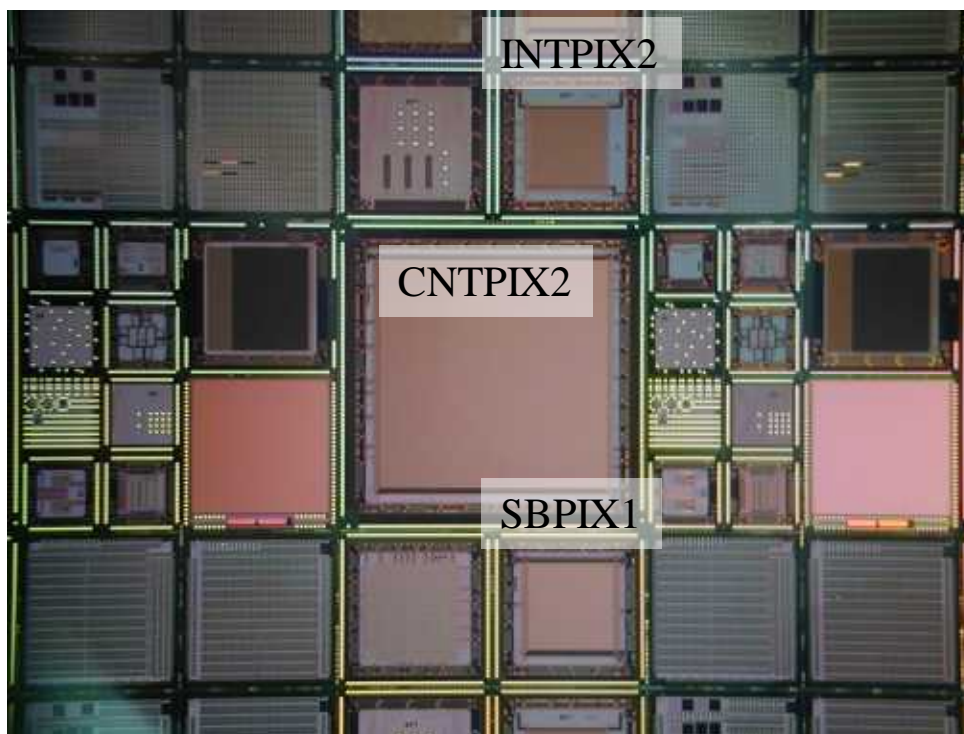


SOI Pixel検出器におけるセンサーおよび回路開発

高工研, ISAS/JAXA^A, 筑波大^B, 岡山大^C, 大阪大^D, 沖電気工業(株)^E, 東北大^F

三好敏喜, 新井康夫, 池上陽一, 海野義信, 坪山透, 寺田進, 羽澄昌史,
高力孝, 田内一弥, 池本由希子, 池田博一^A,
原和彦^B, 三宅秀樹^B, 河内山真美^B, 瀬賀智子^B,
石野宏和^C, 花垣和則^D, 廣瀬穰^D, 大野守史^E, 堀井康之^F

(SOI検出器開発グループ)



2008年9月23日(火)
日本物理学会
山形大学

発表内容

SOI Pixel検出器開発の概要

SOI Pixel 検出器のSpecification (3種類)

SOI Pixel 検出器読み出しシステム→廣瀬(阪大)

各種試験:

可視光レーザー試験

テストパルスを用いた動作テスト

X線照射試験 →廣瀬(阪大)

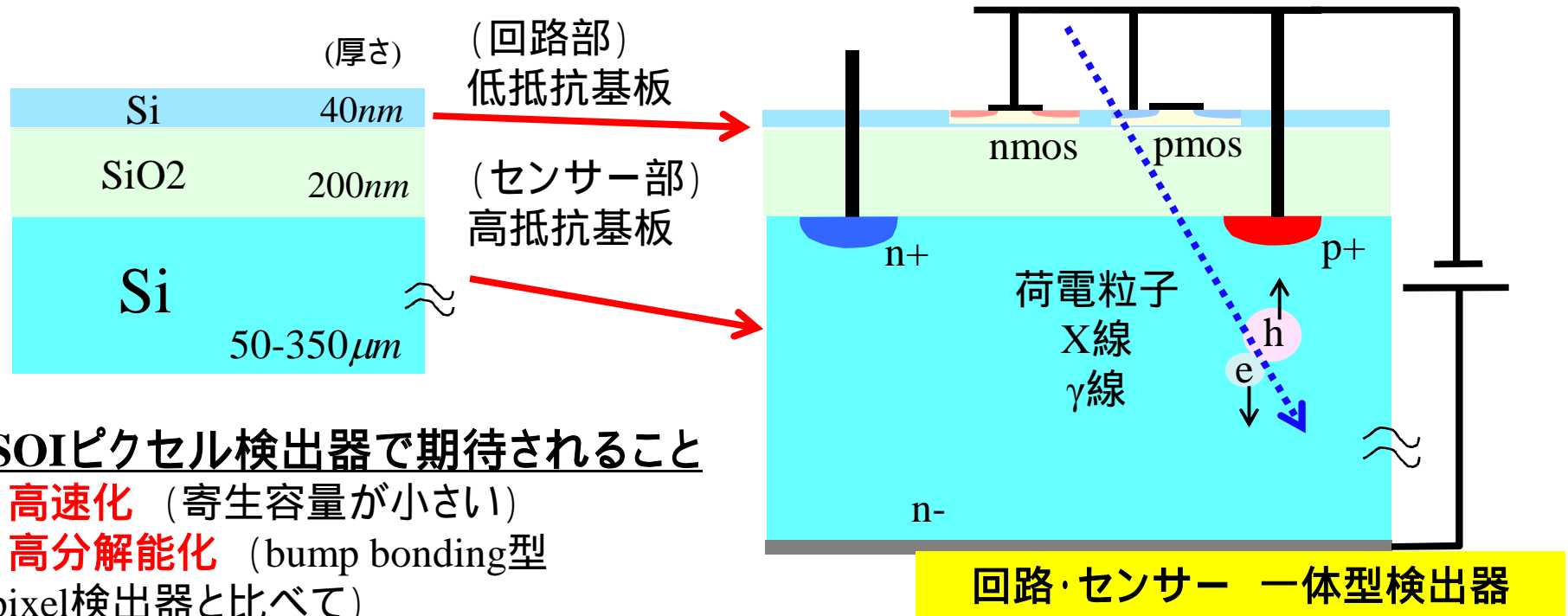
放射線損傷試験→瀬賀(筑波大)

開発の動機

荷電粒子・X線・ γ 線を高分解能・高感度・高速で
エネルギー・時間測定ができるピクセル検出器を独自で開発したい
→SOIピクセル検出器の開発

SOI技術とは？

Silicon-on-Insulator – 2枚のSiウエハの貼り合わせ技術



SOIピクセル検出器で期待されること

- ・**高速化** (寄生容量が小さい)
- ・**高分解能化** (bump bonding型 pixel検出器と比べて)
- ・**多機能化** (回路部に複雑な信号処理回路形成)
- ・**”長寿命”** (高い放射線耐性)
- ・**300 ° の高温環境下でも使用可** (宇宙環境での使用) ・**低コスト化**

SOI検出器開発の経緯

2005. 7: 沖電気とSOI ピクセル検出器の開発をスタート

2005.10: 東大VDEC(VLSI Design Education Center)の

0.15 μ m Multi Project Wafer (MPW)ランに同居して試作

2006. 3: 最初の試作チップ完成 → 光や放射線に対する良好な応答を確認

< KEK主催-1回目 >

2006.12: KEK主催の*0.15 μ m* MPWラン。国内外の研究所・大学から17設計を集める。

→ 2007. 4: プロセス終了 2007.4 ~ 動作試験、放射線損傷試験...

< KEK主催-2回目 >

(‘07. 6 : OKI八王子 *0.15 μ m*ライン廃止に伴い、宮城OKI - *0.2 μ m*ラインへ移行)

2008.1: 第2回目のKEK MPWランを*0.2 μ m*プロセスで行なう。

→ 2008. 7: プロセス終了

2008. 8 : 動作テスト@KEK

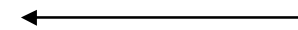
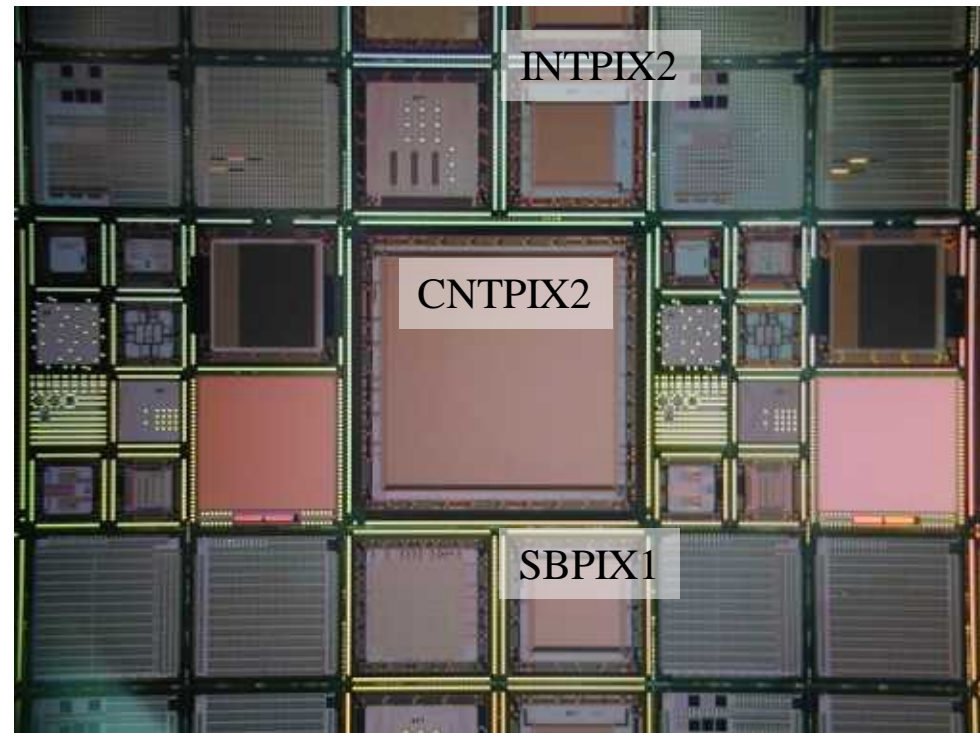
第2回 MPW run@宮城OKI

大地震等、いろいろなトラブルは
ありましたが・・・
7月末 プロセス終了
8月 パッケージングされたチップ受取

KEKにて試験を行っている
3種類のピクセル検出器

1. INTPIX2
2. CNTPIX2
3. SBPIX1

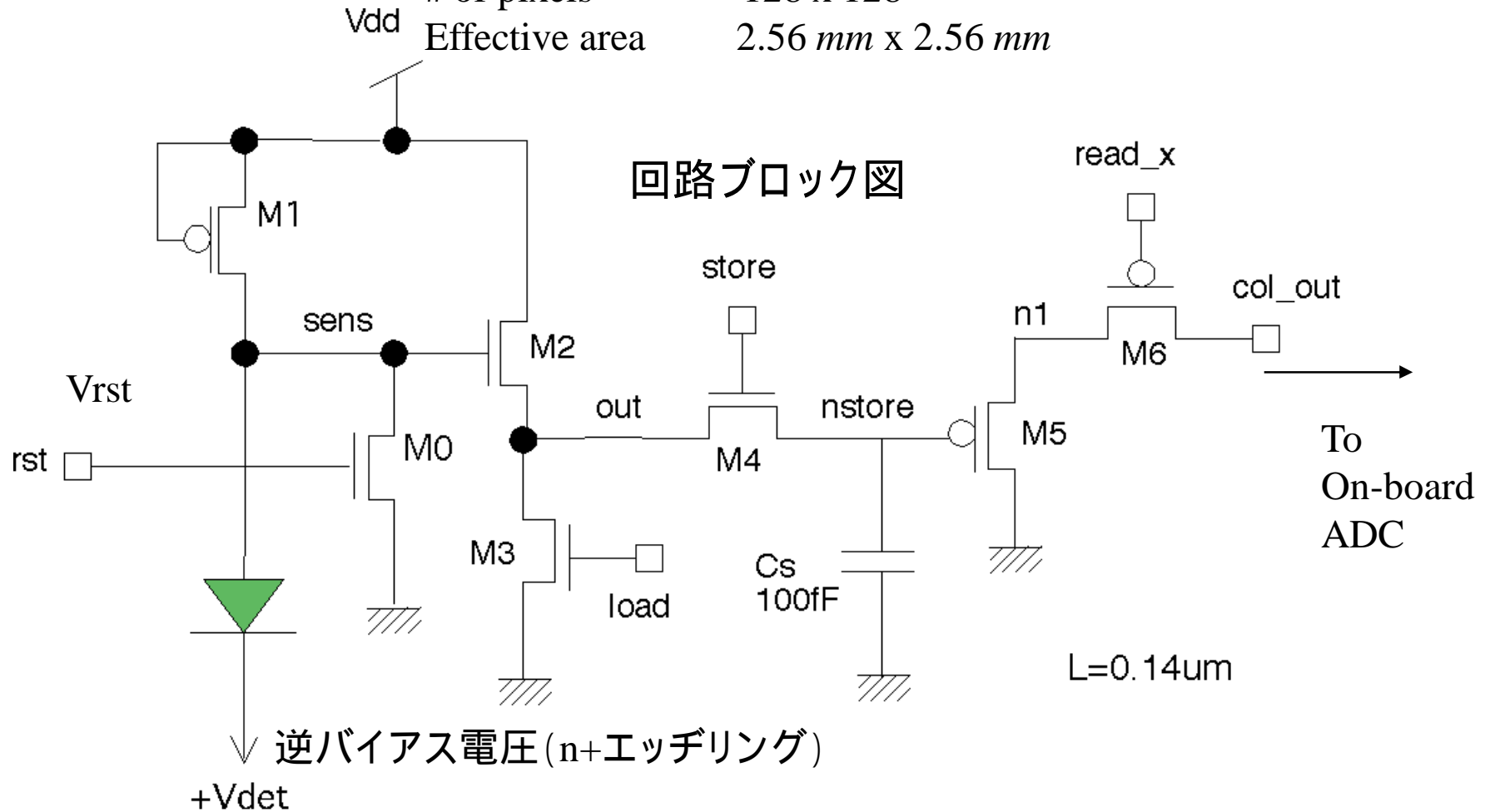
センサー写真



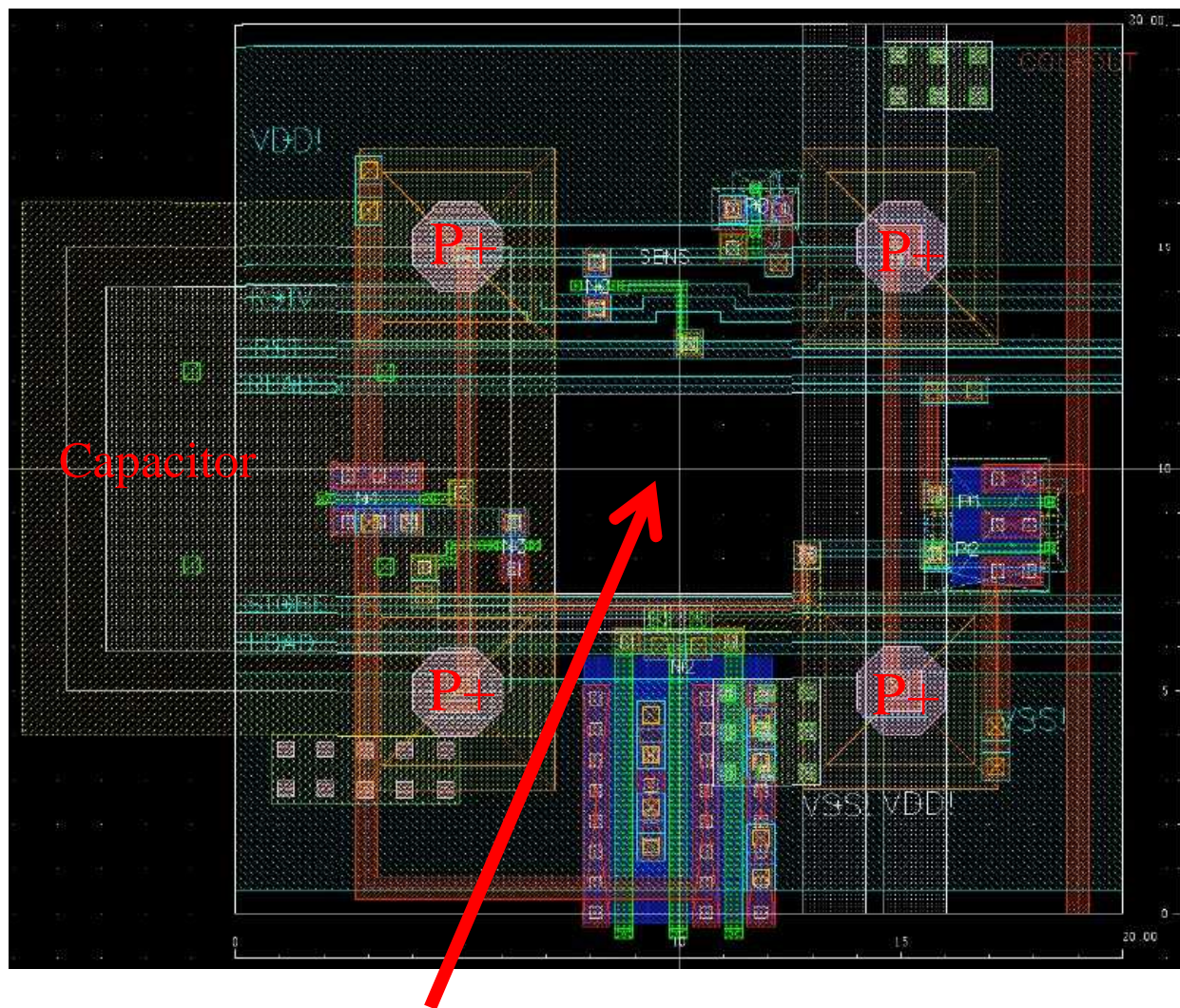
10.2mm

1:INTPIX2 (積分型ピクセル検出器)

Pixel size	20 μm x 20 μm
# of pixels	128 x 128
Effective area	2.56 mm x 2.56 mm



INTPIX2 pixel layout

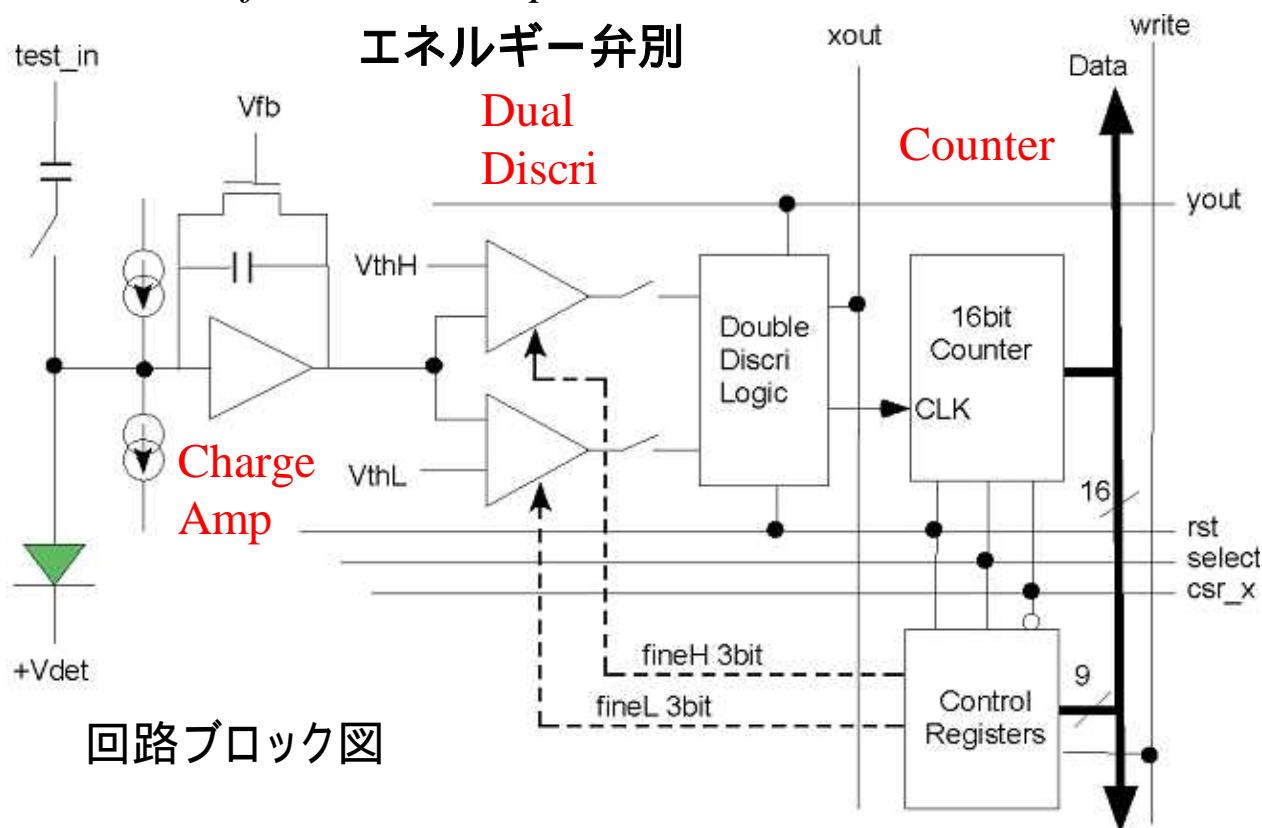
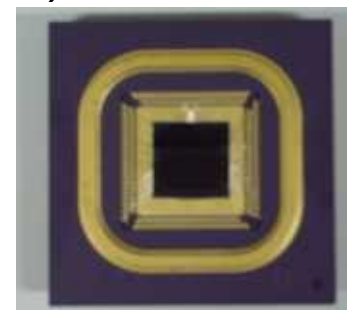


配線層を設けない → 可視光が通過する窓となる

2: CNTPIX2 (計数型ピクセル検出器)

高強度X線検出用

Pixel size $60 \mu\text{m} \times 60 \mu\text{m}$
of pixels 128×128
Effective area $7.68 \text{ mm} \times 7.68 \text{ mm}$
of transistor/chip ~ 1000 万



SOI Pixel検出器動作試験

1:可視光レーザー照射試験：動作確認
赤色レーザー使用 波長 670 nm

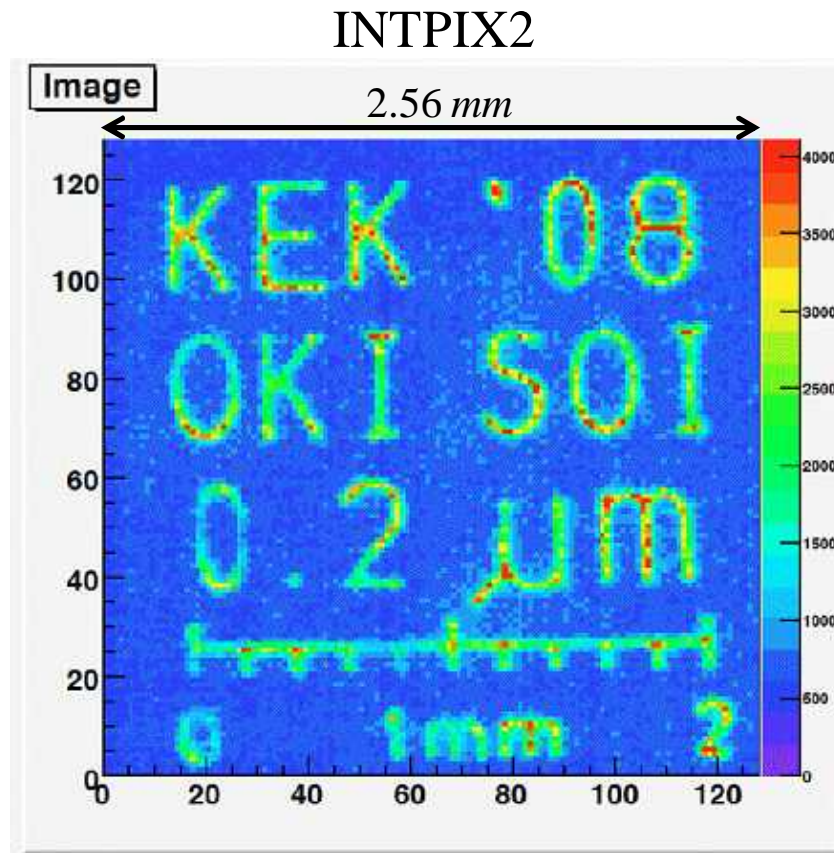


10

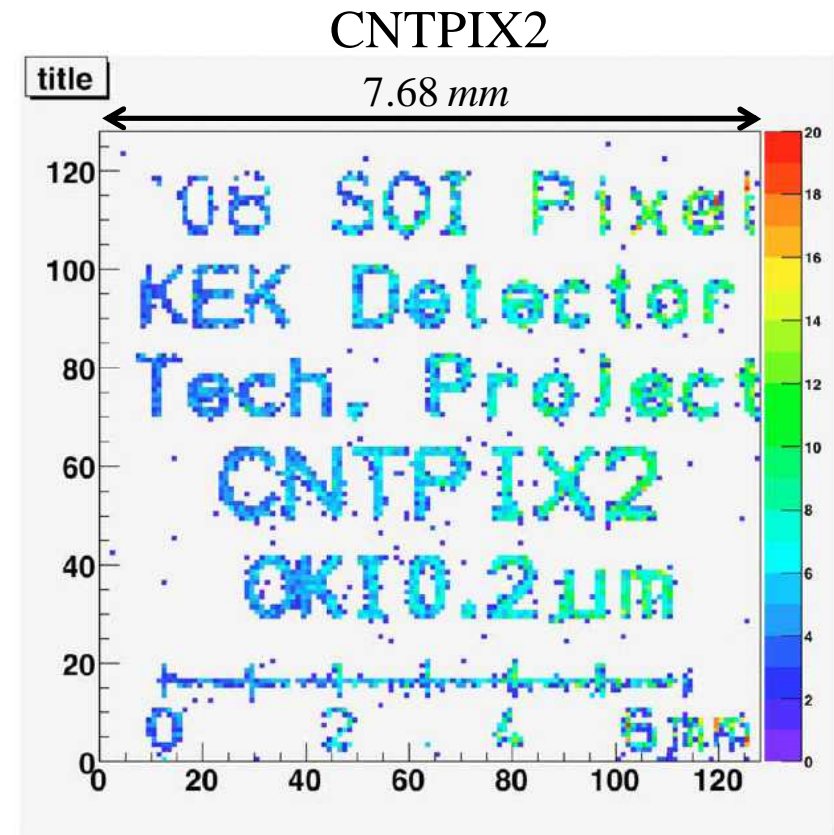
10

可視光レーザー照射試験結果

可視光用マスク使用



Vdet=1.5 V, 積算時間 480 ns/pixel



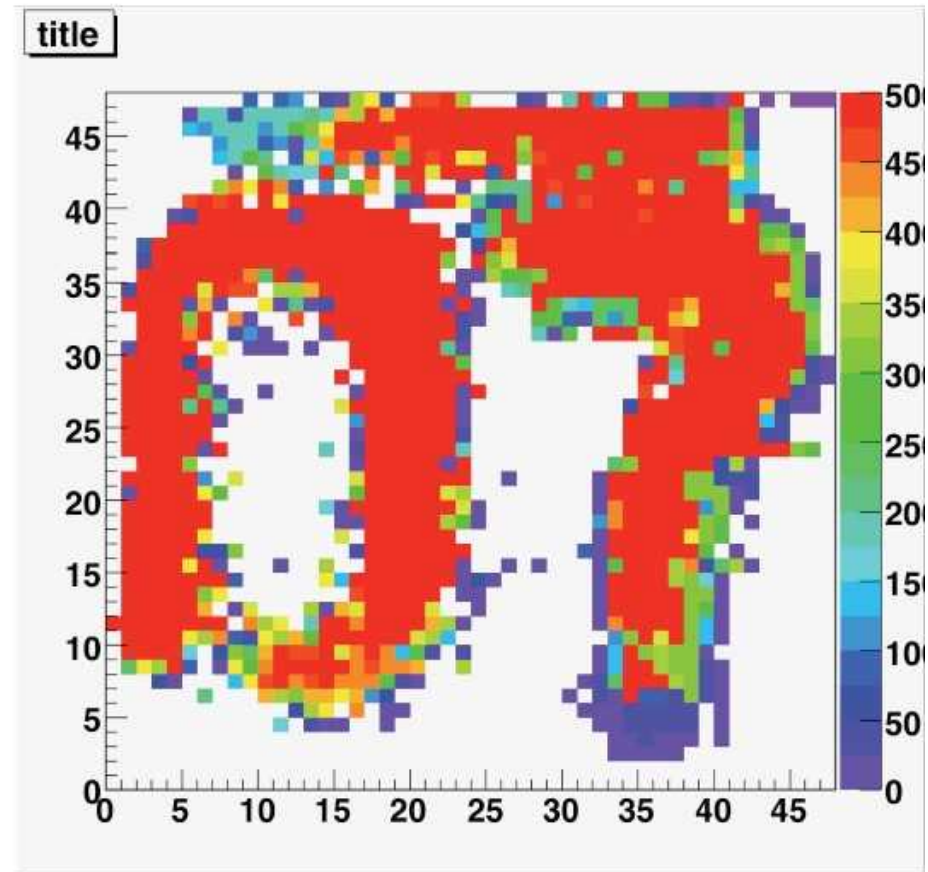
Vdet=1.5V, 積算時間640 ns/pixel

Vdet = 逆バイアス電圧

動作を確認・正しいマスクパターン画像を取得

SBPIX1 レーザー照射試験結果

50event以上の積算画像



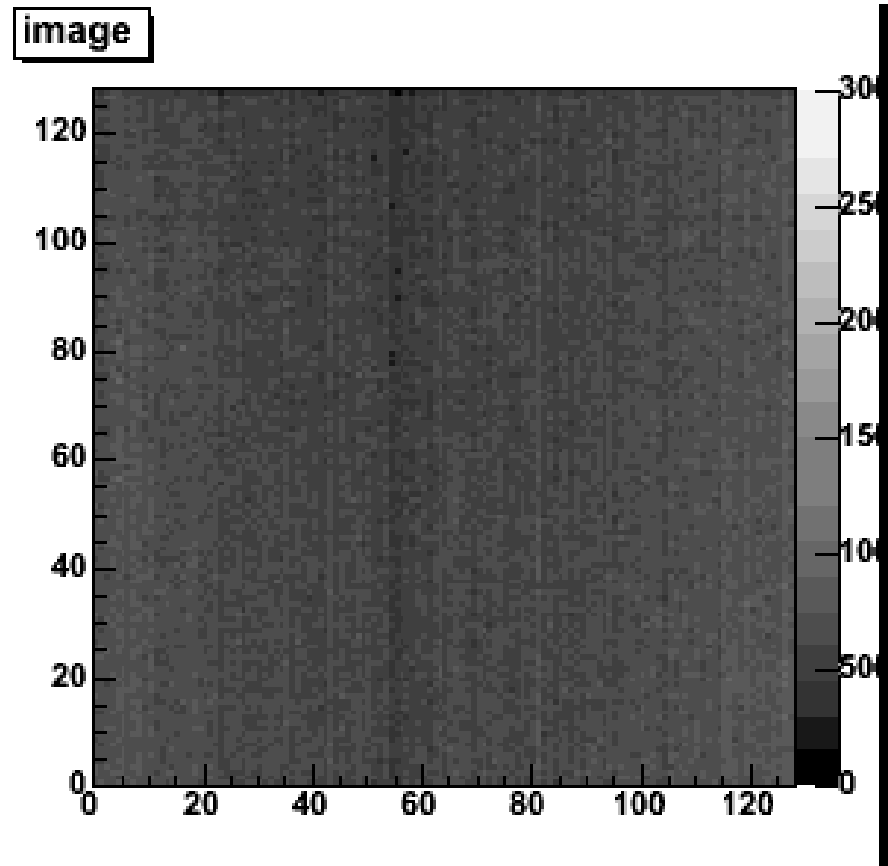
動作を確認・正しいマスクパターン画像を取得

簡単な応用試験：SOIピクセルカメラ(モノクロ)

INTPIX2に手持ちのレンズを装着



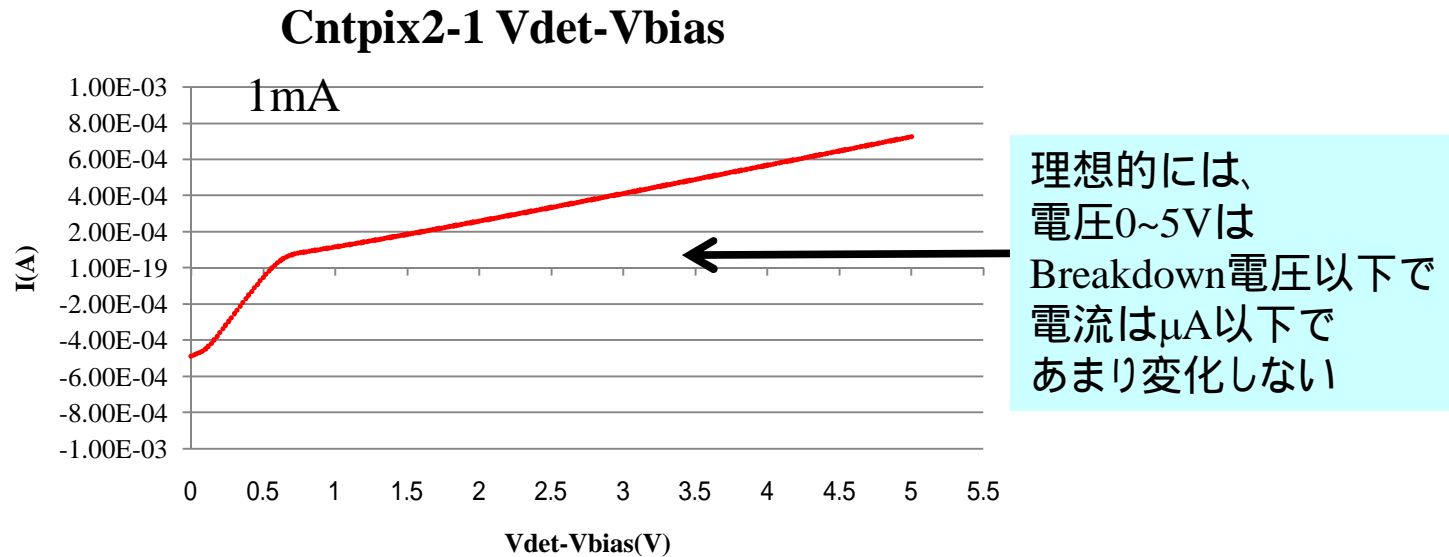
動画(白熱灯)



小型・軽量・高速カメラの製作も可能

問題点

- ・LSIプロセスにてマスクエラーあり。一部、p+の上からn+がdopeされる。
- I-V curve: ダイオード特性にOhmic成分が含まれる。リーク電流が大きい。
→高い電圧がかけれない



- ・CNTPIX2 の画像 --- 左右に強度差がある。
→ROWアドレスを選択しているときのみカウンターが動作している。

カウンター自体動作しているかどうか、テストパルスを用いて動作テストを行った。

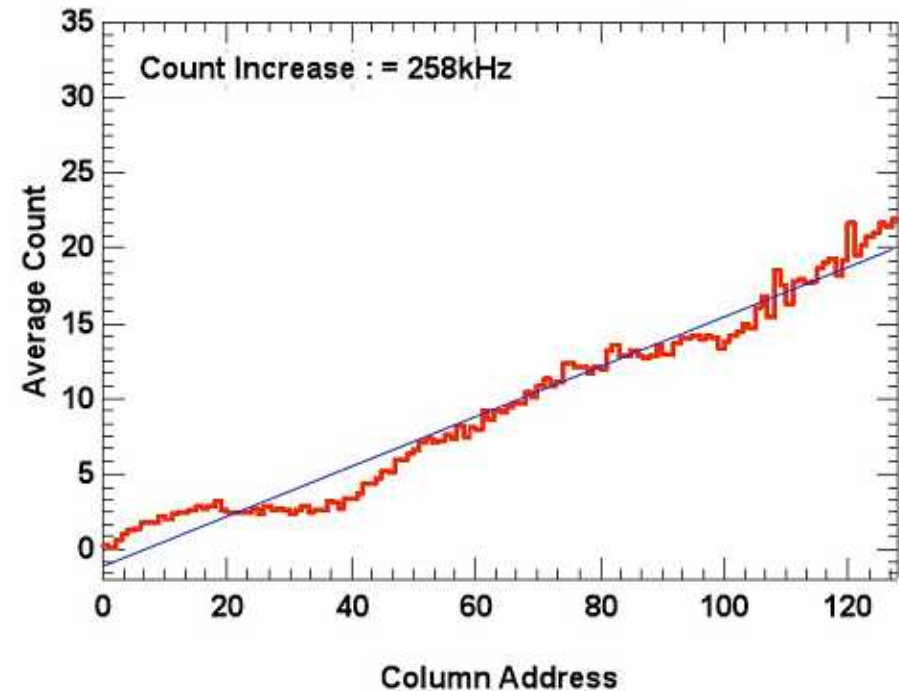
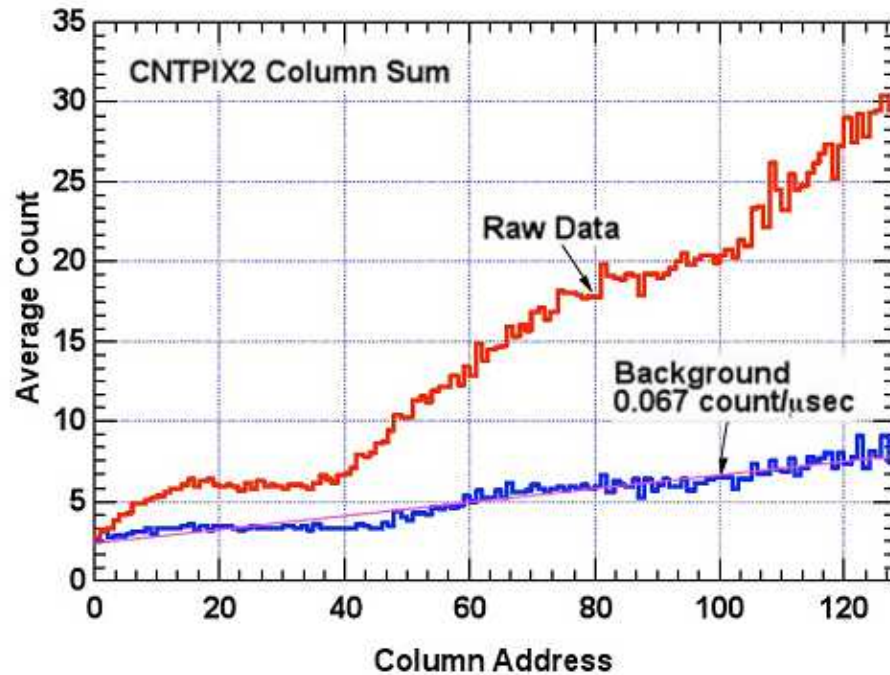
テストパルスによるCNTPIX2カウンターテスト

2fCのテストパルス(250kHz)を入力

1pixelの読み出し時間は640nsに設定

全Column(128)の平均カウントからbackgroundを引き、傾きからcount rateを見積もる

Raw Data - Background



Fitting結果 = カウントレート258kHz → 入力250kHzとconsistent

カウンターは正しく動作しているようだ→カウンターon/off機能に問題アリ

まとめ

KEK主催の2回目のMPWランが終了。チップの動作試験を開始した。

INTPIX2, CNTPIX2, SBPIX1 (積分型、計数型ピクセル検出器, SuperBelle用検出器)

- ・可視光レーザー照射試験 → **画像取得・動作確認**
- ・CNTPIX2の読み出し機能に一部不具合あり
カウンターは正しく動作している様子

今後の予定

- ・マスクエラーとCNTPIXの読み出し機能不具合対策を施したチップを試作中(11月に完成)
- ・第3回のMPWラン 年末～来年早々
- ・保有チップを用いて、テストパルス、X線管による基本特性・動作テストを行う
- ・バグ出しを行い次のMPWランに反映させる